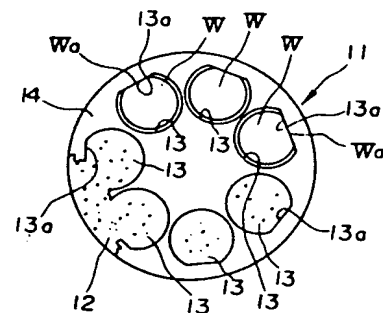


(54) **POLISHING METHOD FOR SEMICONDUCTOR WAFER AND SEMICONDUCTOR WAFER CHARGING DISK**

(11) 58-204539 (A) (43) 29.11.1983 (19) JP  
 (21) Appl. No. 57-87813 (22) 24.5.1982  
 (71) MITSUBISHI KINZOKU K.K.(1) (72) FUMIO INOUE  
 (51) Int. Cl.<sup>3</sup>. H01L21/304

**PURPOSE:** To effectively prevent the damage of a wafer due to rotation around its own axis by engaging the flat part of the peripheral edge of the wafer with the flat part formed on the inner periphery of a hole of a wafer charging disc and maintaining the wafer impossible to rotate.

**CONSTITUTION:** A flat part  $W_a$  is formed at the periphery of a disk-shaped wafer  $W$ . A wafer charging disk 11 bonds a thin plastic plate 14 having a true circle hole 13 at the bottom plate 12 of artificial leather, and a flat part 13a which is engaged with the flat part  $W_a$  of the wafer is formed on the inner surface of the hole 13 of the plate 14. The wafer is engaged at the flat part  $W_a$  with the flat part 13a and intimately charged. Subsequently, the wafer  $W$  is polished as the conventional method. In this case, since the wafer is charged in the disc 11 in an impossibly rotatable manner, it is not rotated around its own axis, and can be polished without bonding nor damage of the non-polished surface of the wafer.



(54) **MANUFACTURE OF SEMICONDUCTOR DEVICE**

(11) 58-204540 (A) (43) 29.11.1983 (19) JP  
 (21) Appl. No. 57-87150 (22) 22.5.1982  
 (71) MATSUSHITA DENKO K.K. (72) SHIGEAKI TOMONARI  
 (51) Int. Cl.<sup>3</sup>. H01L21/306

**PURPOSE:** To enable to selectively etch a BSG film by employing a solution which contains fluoric acid and nitric acid in an etchant of the film.

**CONSTITUTION:** In etching a BSG film, a solution which is mixed at a ratio of water: nitric acid: fluoric acid = 4:1:1 is employed. This etchant has 2,200 Å/min of etching rate of the BSG film larger than 750 Å/min of an SiO<sub>2</sub> film. Accordingly, the BSG film on the SiO<sub>2</sub> film can be selectively etched without damaging the SiO<sub>2</sub> film.

(54) **MANUFACTURE OF SEMICONDUCTOR DEVICE**

(11) 58-204541 (A) (43) 29.11.1983 (19) JP  
 (21) Appl. No. 57-87497 (22) 24.5.1982  
 (71) FUJITSU K.K. (72) RITSUO TAKIZAWA(1)  
 (51) Int. Cl.<sup>3</sup>. H01L21/322

**PURPOSE:** To prevent the variation in the specific resistance of a semiconductor device by performing an intrinsic gettering a semiconductor which contains the specific quantity of oxygen content at a low temperature.

**CONSTITUTION:** The oxygen content necessary to cause an intrinsic effect depends considerably upon a combination of heat treating temperature and time in the steps, and the variation in the specific resistance produced at a low temperature treatment of 650~800°C has a correlation to the oxygen content. If the oxygen content is 33ppma or less, the variation in the specific resistance does not almost occur. It is possible to control the oxygen content to a value equal to or less than 33ppma and effective to set it to approx. 25~30ppma.

⑬ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭58—204540

⑤ Int. Cl.<sup>3</sup>  
H 01 L 21/306

識別記号

庁内整理番号  
8223—5F

④ 公開 昭和58年(1983)11月29日

発明の数 1  
審査請求 未請求

(全 3 頁)

⑭ 半導体装置の製法

門真市大字門真1048番地松下電  
工株式会社内

① 特 願 昭57—87150

⑦ 出 願 人 松下電工株式会社

② 出 願 昭57(1982)5月22日

門真市大字門真1048番地

③ 発 明 者 友成恵昭

⑧ 代 理 人 弁理士 松本武彦

明 細 書

1. 発明の名称

半導体装置の製法

2. 特許請求の範囲

(1) 酸化膜パターンの上にホウ素シリケート膜が形成されている半導体基板を準備する工程と、このホウ素シリケート膜のホウ素を半導体基板内に熱拡散する工程と、熱拡散後ホウ素シリケート膜をエッチング液で除去する工程を含む半導体装置の製法であつて、エッチング液として、フッ酸を含むとともに、硝酸を含むものを用いることを特徴とする半導体装置の製法。

(2) エッチング液が、水と硝酸とフッ酸とを重量基準で、水：硝酸：フッ酸＝4：1：1の割合で混合したものである特許請求の範囲第1項記載の半導体装置の製法。

3. 発明の詳細な説明

この発明は、半導体装置の製法に関するものである。

半導体装置、例えばバイポーラ集積回路は、つ

ぎのようにして製造されている。すなわち、第1図に示すような、内部にN<sup>+</sup>形埋込層1を有し、表面にN形エピタキシャル層2が形成されたP形シリコン基板3を酸化雰囲気中にさらし、第2図に示すようにN形エピタキシャル層2の上にシリコン酸化膜4を成長させる。酸化膜4の厚みは、約8000 Åである。つぎに、フォトリソ加工を施し、第3図に示すように酸化膜4によるアイソレーションパターン5を形成する。ついで、上記パターン5の上にホウ素シリケートガラス(BSG)を低温気相成長させて第4図に示すようにBSG膜(約10000 Å)7を形成し、アイソレーションパターン5の開孔6からBSG膜7中のホウ素をN形エピタキシャル層2内に熱拡散させ(プレドポジション)P<sup>+</sup>形拡散層8を形成する。つぎに、エッチング液を用いてBSG膜7を除去し、さらに第5図に示すようにエピタキシャル層2中にボロン拡散を行い(ドライブイン)、N形エピタキシャル層2をP<sup>+</sup>形拡散層8で分離しアイソレーション領域を形成する。これ以降は、ベース・パターンニング

(開孔)→第2低温気相成長およびベース拡散→エミッタ・パターンニング→第3低温気相成長およびエミッタ拡散→コンタクト・パターンニング→配線パターンニング→シランコート等の工程を経ることにより、バイポーラ集積回路が得られる。

ところで、このようにする場合、BSG膜7の除去は上記のようにエッチング液(BHF《パッファエッチ》液、 $\text{NH}_4\text{F}:\text{HF}=5:1$ )を用いて行われているが、このBHF液の、BSG膜7およびBSG膜7の下の酸化膜4に対するエッチングレートは、それぞれ500Å/分、1000Å/分(BSG膜1100°Cで熱処理したとき)であり、BSG膜7のエッチングレートよりも酸化膜4のエッチングレートの方が大である。他方、気相成長(CVD)法により形成されたBSG膜7は、ウェハ内において膜厚1000Åに対して1000Å程度のばらつきが生じる。したがって、BSG膜7の厚みが、薄かつた部分では、他の部分でBSG膜7がいまだ残っている状態のときに、すでに酸化膜4が現われているため、この酸化膜4のエッチングが始まる。そして、この酸

化膜4のエッチングレートがBSG膜7のエッチングレートよりもかなり高いため、他の部分のBSG膜7が完全に除去される前に酸化膜4が侵されパターンが壊される。そのため、次工程のマスク合わせができなくなっていた。このように、これまでは、BSG膜7のエッチング除去を満足しうるように行うことが困難であり、エッチング除去の制御に非常に神経をつかっていた。

この発明者は、なんとかこのような問題を解決しえないかと研究に研究を重ねた結果、BSG膜のエッチング液として、フッ酸を含むとともに、硝酸を含むものを用いると所期の目的を達成しうることを見だしこの発明を完成した。

すなわち、この発明は、酸化膜パターンの上にホウ素シリケート膜が形成されている半導体基板を準備する工程と、このホウ素シリケート膜のホウ素を半導体基板内に熱拡散する工程と、熱拡散後ホウ素シリケート膜をエッチング液で除去する工程を含む半導体装置の製法であつて、エッチング液として、フッ酸を含むとともに、硝酸を含む

ものを用いることをその特徴とするものである。

つきに、この発明を実施例にもとづいて詳しく説明する。

#### 〔実施例1〕

BSG膜のエッチング液として、水( $\text{H}_2\text{O}$ )と硝酸( $\text{HNO}_3$ )とフッ酸( $\text{HF}$ )とを、水:硝酸:フッ酸=4:1:1の割合で混合したものを準備した。このエッチング液は、室温22°C、湿度45%におけるBSG膜のエッチングレートが2200Å/分で、酸化膜のエッチングレートが750Å/分であり、これまでのものとは異なり、BSG膜に対するエッチングレートの方が酸化膜に対するそれよりもはるかに高いものであつた。このエッチング液を用い、第4図のように形成されたBSG膜7をエッチング除去した。この場合、エッチング液のエッチングレートが、酸化膜4に対するよりもBSG膜7に対する方がはるかに高いため、BSG膜7の選択エッチングが可能になり、酸化膜4のパターンを殆ど損傷させることなく、BSG膜7を除去できた。なお、これ以降の工程は、冒頭の従来例と同様の

工程で行つた。

#### 〔実施例2〕

エッチング液として、フッ化アンモニウム( $\text{NH}_4\text{F}$ )と硝酸( $\text{HNO}_3$ )とフッ酸( $\text{HF}$ )とを、重量基準で、3:2:1の割合で混合したものをを用いた。このように、エッチング液中の硝酸の使用割合が多くなる程、BSG膜に対するエッチングレートが高くなる。このエッチング液のBSG膜に対するエッチングレートは、9000Å/分であつた。それ以外は実施例1と同様にして優れた効果を得た。

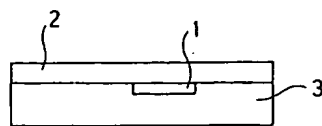
この発明は、上記のようなエッチング液を用いるため、選択エッチング(BSG膜のみをエッチングする)が可能となる。その結果、BSG膜形成時のウェハ内ばらつきに影響されずにBSG膜のみをエッチングし、酸化膜のパターンをそのまま残すことができるのである。また、このエッチング液を、ベース拡散(バイポーラIC)、ソースドレイン拡散におけるBSG膜の除去に応用することにより、多くの効果が得られるようになる。

4. 図面の簡単な説明

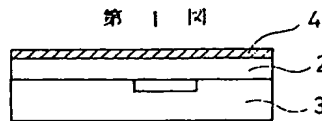
第1図ないし第5図は、BSG膜を用いたアイソレーション領域形成工程説明図である。

1… $N^+$ 形埋込層 2…N形エピタキシャル層  
3…P形シリコン基板 4…酸化膜 5…アイソレーションパターン  
6…アイソレーションパターンの開口 7…BSG膜 8… $P^+$ 形拡散層

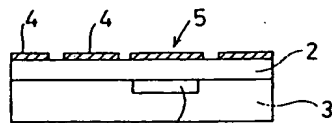
特許出願人 松下電工株式会社  
代理人 弁理士 松本 武彦



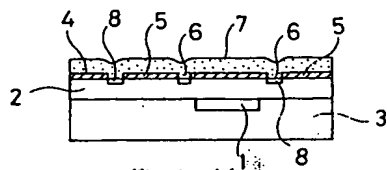
第1図



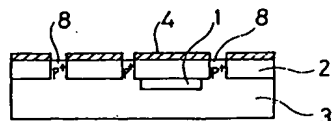
第2図



第3図



第4図



第5図